

Applying integrated circuit flip-chip to substrate

Publication number: DE19848834

Publication date: 1999-07-01

Inventor: SAKO YUKITOSHI (JP)

Applicant: SEIKO EPSON CORP (JP)

Classification:

- International: *H01L21/56; H01L21/60; H01L21/02*; (IPC1-7):
H01L21/60; H01L21/58; H01L23/50

- European: H01L21/56F; H01L21/60C4

Application number: DE19981048834 19981022

Priority number(s): JP19970292853 19971024; JP19980263722 19980917

Also published as:

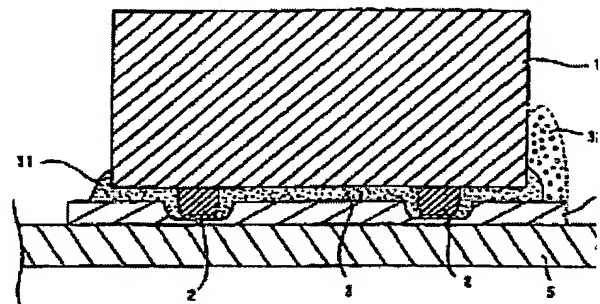


US6137183 (A)
JP11191569 (A)

Report a data error he

Abstract of DE19848834

The integrated circuit chip (1) and substrate (5) are interconnected by a sheet (4) of anisotropic, conductive adhesive and a pasty adhesive (3) deposited between the integrated circuit chip and substrate. Preferably the pasty adhesive is also of anisotropic, conductive type. The chip and substrate interconnection is carried out under heat and pressure. The adhesive sheet is applied to the substrate side prior to heat and pressure application, and the pasty adhesive for the chip side is applied onto the adhesive sheet, also prior to the heat and pressure treatment. Independent claims specify the semiconductor module.



Data supplied from the esp@cenet database - Worldwide



⑨ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ **Offenlegungsschrift**
⑩ **DE 198 48 834 A 1**

⑤ Int. Cl.⁶:
H 01 L 21/60
H 01 L 21/58
H 01 L 23/50

5/9
DE 198 48 834 A 1

⑲ Aktenzeichen: 198 48 834.3
⑳ Anmeldetag: 22. 10. 98
㉔ Offenlegungstag: 1. 7. 99

③① Unionspriorität:

292853/97 24. 10. 97 JP
263722/98 17. 09. 98 JP

⑦① Anmelder:

Seiko Epson Corp., Tokio/Tokyo, JP

⑦④ Vertreter:

Hoffmann, E., Dipl.-Ing., Pat.-Anw., 82166
Gräfelfing

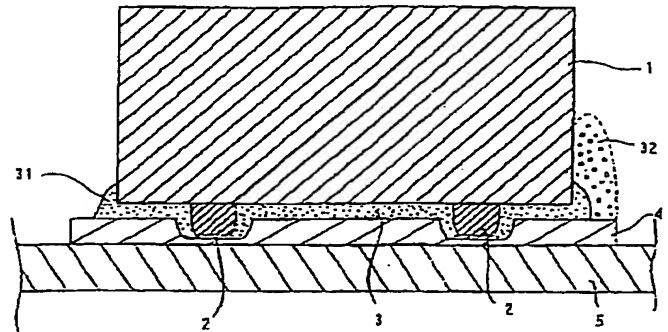
⑦② Erfinder:

Sako, Yukitoshi, Suwa, Nagano, JP

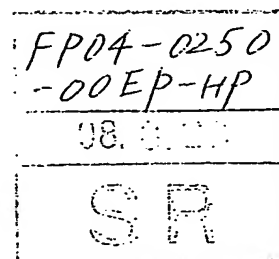
Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑤④ Verfahren zum Montieren eines Flipchips und durch dieses Verfahren hergestellte Halbleiteranordnung

⑤⑦ Das beschriebene Flipchip-Montageverfahren ermöglicht die Montage eines IC-Chips (1) an einem Substrat (5). Der IC-Chip (1) weist eine Oberfläche auf, an der Elektroden (2) ausgebildet sind, wobei der IC-Chip (1) derart angeordnet ist, daß die Elektroden dem Substrat (5) gegenüberliegen. Der IC-Chip (1) und das Substrat (5) werden durch Wärmeeinwirkung miteinander verbunden, wobei ein aus anisotrop leitenden Klebmittel bestehendes Blatt (4) und pastenartiges Klebmittel (3) zwischen dem IC-Chip (1) und dem Substrat (5) angeordnet sind.



DE 198 48 834 A 1



Beschreibung

Die vorliegende Erfindung bezieht sich auf ein Verfahren zum Montieren (Anbringen) eines IC-Chips an einem Substrat, und auf eine gemäß diesem Verfahren hergestellte Anordnung. Insbesondere betrifft die vorliegende Erfindung ein Verfahren zum Montieren eines Flipchips, und eine durch dieses Verfahren hergestellte Halbleiteranordnung.

Bei einem üblichen, herkömmlichen Verfahren zum Montieren eines Flipchips wird ein Blatt 4 aus einem anisotropen leitenden Klebstoff oder ein Film aus einem anisotropen leitenden Klebstoff (im folgenden auch als ACP bezeichnet), das bzw. der in Fig. 3 dargestellt ist, oder ein pastenartiges, anisotropes leitendes Klebmittel 9 (im folgenden auch abgekürzt als ACP bezeichnet), das in Fig. 4 dargestellt ist, zwischen einem IC-Chip 1 und einem Substrat 5 angeordnet. Anschließend werden der IC-Chip 1 und das Substrat 5 elektrisch und mechanisch durch Wärmedruckbonden (Verbinden mittels Wärme und Druck) miteinander verbunden.

Wie in Fig. 5 gezeigt ist, wird ferner ein Vergußmaterial 6 dazu benutzt, einen IC-Chip 1 an einem Substrat 5 zu befestigen. Der IC-Chip 1 weist Elektrodenanschlüssen, die an der Oberfläche des IC-Chips ausgebildet sind, und vorstehende Elektroden (Kontakthügel oder Bumps) 2 auf, die an den Elektrodenanschlüssen ausgebildet sind. Das Substrat 5 trägt ein metallisches Muster, das an der Oberfläche des Substrats 5 ausgebildet ist. Die elektrische Verbindung zwischen dem IC-Chip und dem Substrat wird dadurch erhalten, daß eine eutektische Kristallisation zwischen den Vorsprüngen 2 und dem auf der Oberfläche des Substrats 5 befindlichen Metall hervorgerufen wird. Es ist anzumerken, daß ein aus anisotropem leitenden Klebstoff (ACP) bestehendes Blatt nicht nur als anisotrop leitender Film, sondern in gleicher Weise auch als anisotropes leitendes Blatt bezeichnet wird.

Bei der herkömmlichen Methode wird, wie vorstehend erläutert, ein aus anisotropem leitenden Klebstoff (ACP) bestehendes Blatt oder ein anisotropes, pastenartiges Klebmittel (ACP) jeweils als unabhängige Komponente eingesetzt. Hierbei besteht jedoch die Möglichkeit, daß beispielsweise eine schlechte Verbindung auftritt, da der Film aus anisotropem leitenden Klebstoff keine ausreichende Verbindung in dem Bereich der Verbindungsoberfläche besitzt, oder weil Blasen 7, die während des Wärmedruckbondens erzeugt worden sind, entlang der zu verbindenden Oberfläche des IC-Chips verbleiben, wie dies in Fig. 3 gezeigt ist. Ferner besteht bei einem anisotropen leitenden pastenartigen Klebstoff die Möglichkeit, daß die elektrischen und mechanischen Verbindungseigenschaften des Klebstoffs nicht ausreichend sind. Die herkömmliche Methode entspricht demzufolge einem Verfahren, das kein ausreichend hohes Maß an stabiler und zuverlässiger Verbindung gewährleistet.

Wenn eine metallische eutektische Reaktion zwischen den an dem IC-Chip befindlichen Kontaktvorsprüngen und dem auf der Substratoberfläche befindlichen Metall ausgenutzt wird, besteht die Möglichkeit, daß sich keine eutektische Metallverbindung hoher Qualität einstellt und daß eine schlechte Verbindung vorliegt, wenn auch nur kleine Fehler bei der Endbearbeitung der Kontaktvorsprünge oder der metallischen Oberfläche vorhanden sein sollten.

Es ist eine Aufgabe der vorliegenden Erfindung, ein Verfahren zum Montieren eines Flipchips unter Verwendung eines anisotropen leitenden Materials zu schaffen, das ein hohes Maß an Verbindungszuverlässigkeit besitzt. Eine weitere Aufgabe der vorliegenden Erfindung besteht darin, eine Halbleiteranordnung bereitzustellen, die gemäß dem vorstehend beschriebenen Montageverfahren hergestellt ist.

Mit der Erfindung wird ein Verfahren gemäß dem Patent-

anspruch 1 geschaffen.

Weiterhin wird eine Halbleiteranordnung gemäß dem Patentanspruch 17 bereitgestellt.

Vorteilhafte Ausgestaltungen der Erfindung sind in den Unteransprüchen angegeben.

(1) Bei einer Ausführungsform des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips wird ein IC-Chip, an dem Elektroden an einer Oberfläche des IC-Chips ausgebildet sind, auf einem Substrat so angebracht, daß die die Elektroden tragende Oberfläche des IC-Chips dem Substrat gegenüberliegt. Gemäß einem Gesichtspunkt werden der IC-Chip und das Substrat bei dieser Ausführungsform miteinander in einem Zustand verbunden, bei dem ein Blatt aus anisotropem leitenden Klebmittel und pastenartiges Klebmittel zwischen dem IC-Chip und dem Substrat angeordnet sind. Als Ergebnis dessen füllt das pastenartige, eine hohe Fließfähigkeit besitzende Klebmittel dann, wenn der IC-Chip mit dem Substrat verbunden wird, sofort die Spalte zwischen der Oberfläche des IC-Chips, auf der die Elektroden ausgebildet sind, und dem anisotropen leitenden Klebmittel aus, so daß die Bildung von Blasen weitgehend verhindert werden kann. Wenn jedoch vorstehende Elektroden an dem IC-Chip ausgebildet sind, kann der Fall auftreten, daß sich der Film aus dem anisotropen leitenden Klebmittel selbst nicht an die Änderungen der Oberflächenkonfiguration des IC-Chips in einem Bereich in der Nähe der vorstehenden Elektroden anpassen kann, so daß Blasen in dem Bereich nahe bei den vorstehenden Elektroden verbleiben. Jedoch auch in einem solchen Fall werden die Blasen durch die Druckkraft, die durch das Flipchip-Bondgerät ausgeübt wird, aus den Kontaktflächen zwischen dem IC-Chip und dem Substrat herausgedrückt, wenn das pastenartige Klebmittel nach außen strömt, so daß die Blasen nicht zwischen den Verbindungsflächen verbleiben. Als Ergebnis dessen wird die Zuverlässigkeit bei der Verbindung des IC-Chips mit dem Substrat noch weiter verbessert.

(2) Bei einem weiteren Ausführungsbeispiel des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips ist das pastenartige Klebmittel durch ein anisotropes leitendes Klebmittel gebildet. Als Ergebnis dessen sind dann, wenn der IC-Chip und das Substrat miteinander verbunden sind, leitende Partikel, die in dem aus dem anisotropen leitenden Klebmittel bestehenden Blatt enthalten sind, und leitende Partikel, die in dem pastenartigen Klebmittel enthalten sind, zwischen den an dem IC-Chip befindlichen Elektroden und Anschlüssen (Kontakthügel bzw. Bumps) und den an dem Substrat befindlichen Anschlüssen und Mustern vorhanden. Demgemäß ist die Leitfähigkeit bzw. leitende Verbindung zwischen dem IC-Chip und dem Substrat sichergestellt, und es wird die geforderte Leitfähigkeit mit höherer Zuverlässigkeit als bei einem Verbindungsverfahren erreicht, bei dem lediglich leitende, in dem aus dem anisotropen leitenden Klebstoff bestehenden Blatt enthaltene Partikel zum Einsatz kommen. Demzufolge ist die Zuverlässigkeit der elektrischen Verbindung zwischen dem IC-Chip und dem Substrat verbessert.

(3) Bei einer weiteren Ausführungsform des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips werden der IC-Chip und das Substrat durch Wärmedruckverbinden (Wärmedruckbonden) miteinander verbunden. Bei diesem Verfahren wird auf das aus dem anisotropen leitenden Klebmittel bestehende Blatt, das

zwischen den an dem IC-Chip befindlichen Elektroden und Anschlüssen und den an dem Substrat befindlichen Anschlüssen vorhanden ist, eine Druckbelastung ausgeübt, wenn der IC-Chip und das Substrat miteinander unter Einwirkung von Wärme verbunden werden, so daß das Blatt Leitfähigkeit zeigt. Wenn auch in dem pastenartigen Klebnittel leitende Partikel enthalten sind, zeigt auch dieses pastenartige Klebnittel Leitfähigkeitseigenschaften, d. h. wird leitfähig. Wenn das aus dem anisotrop leitenden Klebnittel bestehende Blatt einer Druckbeanspruchung ausgesetzt wird, wird die Verformung des Blatts verbessert, so daß das aus dem anisotrop leitenden Klebnittel bestehende Blatt sich formmäßig an die Gestaltung derjenigen Oberfläche des IC-Chips anpaßt, auf der die Elektroden ausgebildet sind. Ebenso wird die Fließfähigkeit des pastenartigen Klebnittels erhöht, so daß dieses in die Zwischenräume zwischen dem anisotrop leitenden Film und derjenigen Oberfläche des IC-Chips fließt, auf der die Elektroden ausgebildet sind. Weiterhin wird das Austreiben von Blasen verbessert, die zwischen der die Elektroden tragenden Oberfläche des IC-Chips und dem Substrat vorhanden sind. Als Ergebnis dessen ist die Zuverlässigkeit der mechanischen und elektrischen Verbindung zwischen dem IC-Chip und dem Substrat noch weiter verbessert.

Bei einer weiteren Ausführungsform des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips wird das aus dem anisotropen leitenden Klebnittel bestehende Blatt an oder auf der Seite oder Oberfläche des Substrats angeordnet, und es wird das pastenartige Klebnittel an oder auf der Seite oder Oberfläche des IC-Chips angeordnet. Wenn die zu verbindende Oberfläche des Substrats flach ist, weist demzufolge auch das aus dem anisotropen leitenden Klebnittel bestehende Blatt eine flache Oberfläche auf. Wenn das aus dem anisotropen leitenden Klebnittel bestehende Blatt auf dem Substrat angeordnet wird, ist daher die Tendenz gering, daß sich zwischen dem Substrat und dem aus dem anisotropen Klebnittel bestehenden Blatt ein Spalt oder Zwischenraum bildet, so daß eine gute Verbindung erzielt wird. Wenn sich an der Oberfläche des IC-Chips, auf der die Elektroden ausgebildet sind, Anschlüsse bzw. vorstehende Kontakte (Bumps) befinden, kann das pastenartige Klebnittel schichtförmig derart aufgebracht werden, daß die Vorsprünge und Vertiefungen der Oberfläche aufgefüllt und zugedeckt werden. Als Folge hiervon besteht bei der gegenseitigen Verbindung zwischen dem IC-Chip und dem Substrat keine große Gefahr, daß Luft zwischen dem IC-Chip und dem Substrat verbleibt. Als Folge dessen ist die Zuverlässigkeit der mechanischen und elektrischen Verbindung zwischen dem IC-Chip und dem Substrat noch weiter verbessert.

(5) Bei einer anderen Ausführungsform des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips wird das aus dem anisotropen leitenden Klebnittel bestehende Blatt an dem Substrat angeheftet bzw. mit diesem verklebt, bevor der IC-Chip mittels Wärme und Druck angebunden wird. Gemäß diesem Verfahren können der IC-Chip und das Substrat mittels Wärme und Druck durch eine Flipchip-Bondeinrichtung sofort miteinander verbunden werden, nachdem der IC-Chip (bei dem das pastenartige Klebnittel auf derjenigen Oberfläche des IC-Chips schichtförmig aufgebracht ist, auf der die Elektroden ausgebildet sind) auf dem aus anisotropem leitenden Klebnittel bestehenden Blatt, das an die an dem Substrat vorhandenen Muster ange-

klebt ist, aufgebracht worden ist, oder nachdem das pastenartige Klebnittel auf dem anisotropen leitenden Klebnittel als Schicht, aufgebracht und dann der IC-Chip auf dem pastenartigen Klebnittel aufgebracht worden ist. Demzufolge ist die Verbindung zwischen dem IC-Chip und dem Substrat einfach durchführbar. Wenn der IC-Chip korrekt an einer gewünschten vorgegebenen Position angeordnet ist, ist ferner hierbei keine hohe Genauigkeit bei der Positionierung und der pastenartigen Aufbringung des anisotrop leitenden Klebnittels erforderlich. Hierdurch werden der Positionierungsvorgang und das Aufbringen der Paste vereinfacht. Als Ergebnis dessen ist die Effizienz des Verfahrens zum Verbinden des IC-Chips und des Substrats erhöht.

(6) Bei einer weiteren Ausgestaltung des in Übereinstimmung mit der vorliegenden Erfindung stehenden Verfahrens zum Montieren eines Flipchips wird das pastenartige Klebnittel auf das aus anisotropem leitenden Klebnittel bestehende Blatt, das an dem Substrat angebracht ist, schichtförmig aufgebracht, bevor die mittels Wärme und Druck erfolgende Verbindung des IC-Chips ausgeführt wird. Bei diesem Verfahren können der IC-Chip und das Substrat mit Hilfe eines Flipchip-Verbindungsgeräts (Flipchip-Bonder) miteinander unter Wärme- und Druckeinwirkung verbunden werden, ohne daß ein zwischenliegender Schritt ausgeführt werden muß, nachdem das pastenartige Klebnittel auf das aus anisotropem leitenden Klebnittel bestehende Blatt, das auf einem Muster des Substrats bzw. den Substratelektroden angebracht ist, aufgebracht worden ist und der IC-Chip auf diesem angeordnet worden ist. Dies führt dazu, daß der Vorgang der Verbindung eines IC-Chips mit einem Substrat noch effektiver durchführbar ist.

(7) Bei einer anderen Ausgestaltung des in Übereinstimmung mit der vorliegenden Erfindung stehenden Verfahrens zum Montieren eines Flipchips wird das pastenartige Klebnittel auf die eine Oberfläche des IC-Chips aufgebracht, bevor der unter Wärmeeinwirkung erfolgende Druckverbindungs Vorgang ausgeführt wird. Bei diesem Verfahren werden die für das Klebnittel erforderliche Verbindungsfähigkeit und die vom Klebnittel geforderte Stärke bzw. Verbindungsfestigkeit dadurch erzielt, daß das pastenartige Klebnittel einfach mit einer bestimmten Dicke auf derjenigen Oberfläche des IC-Chips aufgebracht wird, auf der die Elektroden ausgebildet sind. Demzufolge ist die Steuerung der aufzubringenden Klebnittelmenge erleichtert. Weiterhin ist auch die Menge an zu benutzendem pastenartigen Klebnittel verringert, und es wird die Verwaltung bzw. Handhabung des für die Verbindung von IC-Chips und Substraten vorgesehenen Verbindungsprozesses vereinfacht.

(8) Bei einer weiteren Ausführungsform des in Übereinstimmung mit der vorliegenden Erfindung stehenden Verfahrens zum Montieren eines Flipchips wird das aus anisotropem leitenden Klebnittel bestehende Blatt an dem pastenartigen Klebnittel angebracht, das auf der einen Oberfläche des IC-Chips schichtförmig aufgebracht ist, bevor der unter Wärme- und Druckeinwirkung erfolgende Verbindungsvorgang ausgeführt wird. Wenn das pastenartige Klebnittel bei diesem Verfahren auf derjenigen Oberfläche des IC-Chips, auf der die Elektroden ausgebildet sind, als Schicht aufgebracht ist, und der IC-Chip mit dem an ihm angebrachten, aus anisotropem leitenden Klebnittel bestehenden Blatt auf dem pastenartigen Klebnittel angeordnet

wird, können der IC bzw. der IC-Chip und das Substrat unter Wärme- und Druckeinwirkung mit Hilfe einer Flipchip-Verbindungseinrichtung bzw. -montageeinrichtung ohne einen zwischengeschalteten Schritt verbunden werden. Damit läßt sich die Herstellung der Verbindung zwischen dem IC-Chip und dem Substrat leicht erreichen. Wenn der IC-Chip korrekt an einer gewünschten Position angeordnet ist, ist ferner hierbei keine hohe Genauigkeit bei der Positionierung und der Aufbringung des anisotropen leitenden Klebmittels erforderlich. Dies erleichtert den Positionierungs- und Beschichtungsvorgang. Als Ergebnis dessen ist die Effizienz des Verfahrens zum Verbindens des IC-Chips und des Substrats verbessert.

(9) Bei einer Ausführungsform des in Übereinstimmung mit der vorliegenden Erfindung stehenden Verfahrens zum Montieren eines Flipchips weist das pastenartige Klebnittel eine Viskosität auf, die ausreichend ist, zu verhindern, daß das pastenartige Klebnittel von der einen Oberfläche des IC-Chips herabtropft, wenn diese eine, mit dem pastenartigen Klebnittel beschichtete Oberfläche des IC-Chips nach unten gewandt ist. Bei diesem Verfahren wird folglich während des Vorgangs der Anordnung des IC-Chips auf dem Substrat nach der Aufbringung des pastenartigen Klebnittels auf diejenige Oberfläche des IC-Chips, auf der die Elektroden ausgebildet sind, verhindert, daß das Klebnittel auf einen Abschnitt tropft, der nicht mit dem IC-Chip verbunden werden muß oder soll. Demzufolge wird eine Störung wie etwa beispielsweise eine zufällige Verbindung zwischen nicht miteinander in Beziehung stehenden Teilen und dergleichen verhindert.

(10) Bei einer weiteren, vorteilhaften Ausgestaltung des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips ist die Summe der Dicken des aus dem anisotrop leitenden Klebnittel bestehenden Blatts und des pastenartigen Klebnittels vor der Durchführung der Wärmedruckverbindung so gewählt, daß sie größer ist als die Höhe eines Anschlusses bzw. Kontakthügels, der entweder an dem IC-Chip oder an dem Substrat ausgebildet ist. Bei diesem Verfahren wird das zwischen dem IC-Chip und dem aus anisotropem leitenden Klebnittel bestehenden Blatt befindliche pastenartige Klebnittel dann, wenn die unter Wärmeeinwirkung erfolgende Verbindung des IC-Chips durchgeführt wird, durch die Druckkraft, die durch die Flipchip-Verbindungseinrichtung ausgeübt wird, zu einem Randbereich des IC-Chips herausgequetscht. Das pastenartige, herausgedrückte Klebnittel bildet einen Rand oder eine Wulst an einem peripheren Seitenabschnitt des IC-Chips. Diese Wulst stellt im Ergebnis die mechanische Verbindung zwischen dem IC-Chip und dem Substrat sicher bzw. erhöht diese, und fungiert weiterhin auch als ein Vergußmaterial. Demzufolge wird verhindert, daß Fremdmaterialien und Wasser in die Verbindungsflächen zwischen dem IC-Chip und dem Substrat eindringen können.

(11) Bei einer weiteren Ausführungsform des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips ist die Summe der Dicken des aus dem anisotropen leitenden Klebnittel bestehenden Blatts und des pastenartigen Klebnittels auf einen Bereich eingestellt, bei dem die Höhe einer Wulst, die während des unter Wärme- und Druckeinwirkung erfolgenden Verbindungsvorgangs durch das aus anisotropem leitenden Klebnittel bestehende Blatt und das pastenartige Klebnittel gebildet wird, größer ist als die Höhenlage der

einen Oberfläche des IC-Chips, aber kleiner bzw. niedriger ist als die andere Oberfläche des IC-Chips, die auf der zu der einen Oberfläche des IC-Chips entgegengesetzten Seite liegt. Wenn der IC-Chip bei diesem Verfahren unter Wärmeeinwirkung verbunden wird, wird das pastenartige Klebnittel, das zwischen dem IC-Chip und dem aus anisotrop leitendem Klebnittel bestehenden Blatt vorhanden ist, zu dem peripheren bzw. seitlichen Randbereich des IC-Chips durch die Druckkraft ausgequetscht, die durch die Flipchip-Verbindungseinrichtung ausgeübt wird, und bildet dann einen Kragen oder eine Wulst an dem Umfangsseitenabschnitt des IC-Chips. Als Ergebnis dessen wird verhindert, daß sich das pastenartige Klebnittel bis in eine solche Höhe erstrecken kann, die gleich hoch wie oder höher als die Höhe des IC-Chips liegt. Daher wird verhindert, daß das pastenartige Klebnittel an einem Spann- oder Haltestößel der Flipchip-Verbindungseinrichtung anhaften kann und eine Verbindung zwischen dem IC-Chip und dem Haltestößel bewirkt. Im Ergebnis wird somit die Zuverlässigkeit des Verbindungsvorgangs, bei dem IC-Chips und Substrate miteinander verbunden werden, erhöht.

(12) Bei einer anderen Ausführungsform des in Übereinstimmung mit der vorliegenden Erfindung stehenden Verfahrens zum Montieren eines Flipchips weist das aus dem anisotropen leitenden Klebnittel bestehende Blatt eine Fläche auf, die größer ist als diejenige der einen Oberfläche des IC-Chips. Wenn der IC-Chip unter Wärmeeinwirkung verbunden wird, wird das pastenartige, zwischen dem IC-Chip und dem aus anisotropem leitenden Klebnittel bestehenden Blatt vorhandene Klebnittel bei diesem Verfahren zu einem umfangsseitigen Randabschnitt des IC-Chips ausgequetscht und bildet einen Rand oder eine Wulst auf einer Basis, die durch einen Abschnitt des aus anisotropem leitenden Klebnittel bestehenden Blatts definiert ist, der nicht mit der die Elektroden tragenden Oberfläche des IC-Chips verbunden ist. Anders ausgedrückt, wird die Wulst auf einem überschüssigen Flächenabschnitt des aus anisotropem leitenden Klebnittel bestehenden Blatts gebildet, der gegenüber dem umfangsseitigen Randabschnitt des IC-Chips vorsteht. Als Ergebnis dessen wird die Ausbildung einer Wulst an dem umfangsseitigen Seitenabschnitt des IC-Chips noch weiter gefördert, und es wird demzufolge die mechanische Verbindung zwischen dem IC-Chip und dem Substrat in noch zuverlässigerer Weise erzielt.

(13) Bei einer weiteren Ausführungsform des in Übereinstimmung mit der vorliegenden Erfindung stehenden Verfahrens zum Montieren eines Flipchips weist das aus anisotropem leitenden Klebnittel bestehende Blatt eine Fläche auf, die auf einen Bereich festgelegt bzw. aus einem Bereich ausgewählt ist, bei dem die Höhe einer Wulst, die durch das aus anisotrop leitenden Klebnittel bestehende Blatt und das pastenartige Klebnittel nach dem unter Wärme- und Druckeinwirkung erfolgenden Verbindungsvorgang gebildet worden ist, größer ist als die Höhenlage der einen Oberfläche des IC-Chips, jedoch kleiner ist als die Höhenlage der anderen Oberfläche des IC-Chips, die auf der der einen Oberfläche abgewandten Seite des IC-Chips liegt. Wenn der IC-Chip bei diesem Verfahren unter Wärmeeinwirkung angebracht wird, wird das pastenartige, zwischen dem IC-Chip und dem aus anisotrop leitendem Klebnittel bestehenden Blatt befindliche Klebnittel zu einem am Umfang liegenden Randabschnitt des IC-Chips herausgequetscht und bildet einen Rand

an dem in Umfangsrichtung liegenden Seitenabschnitt des IC-Chips. Weiterhin wird verhindert, daß das pastenartige Klebmittel bis zu einer Höhenlage hochwandert, die gleich hoch wie oder höher als die Höhe des IC-Chips ist. Folglich wird verhindert, daß das Klebmittel an einem Haltestößel der Flipchip-Verbindungseinrichtung anhaften kann und eine Verbindung zwischen dem IC-Chip und dem Haltestößel herbeiführt. Als Ergebnis dessen ist die Zuverlässigkeit des Verbindungsvorgangs, bei dem die IC-Chips und die Substrate miteinander verbunden werden, verbessert.

(14) Bei einer anderen Ausgestaltung des mit der vorliegenden Erfindung in Übereinstimmung stehenden Verfahrens zum Montieren eines Flipchips weisen leitende Partikel, die in dem aus anisotropem leitenden Klebmittel bestehenden Blatt enthalten sind, und leitende Partikel, die in dem pastenartigen Klebmittel enthalten sind, im wesentlichen den gleichen Durchmesser auf. Wenn der IC-Chip unter Wärmeeinwirkung angebracht wird, sind demzufolge die leitenden Partikel, die in dem aus anisotrop leitendem Klebmittel bestehenden Blatt enthalten sind, und die leitenden Partikel, die in dem pastenartigen Klebmittel vorhanden sind, gemeinsam zwischen den Elektroden des IC-Chips und den höckerförmigen Anschlüssen, oder zwischen den an dem Substrat befindlichen Muster und den Anschlüssen vorhanden, wobei alle diese jeweiligen leitenden Partikel jeweils Räume zwischen den Elektroden des IC-Chips und den Anschlüssen, oder zwischen dem an dem Substrat befindlichen Muster und den Anschlüssen auffüllen und somit zur elektrischen Verbindung beitragen. Als Ergebnis dessen ist die Zuverlässigkeit der elektrischen Verbindung zwischen dem IC-Chip und dem Substrat verbessert.

Bei einer vorteilhaften Ausgestaltung der Erfindung liegt der Durchmesser der leitenden Partikel, die in dem aus anisotropem leitenden Klebmittel bestehenden Blatt und in dem pastenartigen Klebmittel enthalten sind, in einem Bereich von ungefähr 2 bis 10 µm, um hierdurch eine elektrische Verbindung zwischen dem IC-Chip und dem Substrat zu gewährleisten.

(15) Bei einer weiteren Ausgestaltung des mit der vorliegenden Erfindung in Übereinstimmung stehenden Verfahrens zum Montieren eines Flipchips werden passive Elemente, die zusammen mit dem IC-Chip zu montieren sind, mit dem Substrat durch das aus anisotropem leitenden Klebmittel bestehende Blatt und das pastenartige Klebmittel verbunden. Gemäß diesem Verfahren, das beispielsweise in einem typischen, mittels Lötmittel erfolgenden Montagevorgangs durchgeführt werden kann, lassen sich Fehler wie etwa Kurzschlüsse verhindern, die bei einem solchen, mittels Lötmittel erfolgenden Montagevorgang auftreten könnten. Weiterhin werden die Montageschritte zum Montieren des IC-Chips und der passiven Elemente in einem einzigen Schritt vollständig durchgeführt. Weiterhin wird ein Waschvorgang zur Beseitigung von verbliebenem Flußmittel unnötig. Als Ergebnis dessen ist die Zuverlässigkeit der Verbindung zwischen den passiven Elementen und dem Substrat verbessert, und es ist gleichzeitig auch die Effizienz des Montagevorgangs, bei dem die passiven Elemente montiert werden, verbessert.

(16) Zur vorliegenden Erfindung rechnet auch eine Halbleiteranordnung, die nach einem der vorstehend erläuterten Verfahren zum Montieren eines Flipchips hergestellt ist. Bei einer derart hergestellten Halbleiteranordnung sind die elektrische und die mechanische

Verbindung zwischen dem IC-Chip und dem Substrat, die in der Halbleiteranordnung angeordnet sind, sehr zuverlässig. Die Halbleiteranordnungen lassen sich somit mit erhöhter Zuverlässigkeit fertigen.

Die Erfindung wird nachstehend anhand von Ausführungsbeispielen näher beschrieben.

Fig. 1 zeigt schematisch eine Querschnittsansicht einer Halbleiteranordnung, die ein Substrat und einen Flipchip enthält, der an dem Substrat in Übereinstimmung mit einer Ausführungsform der vorliegenden Erfindung angebracht ist.

Fig. 2 zeigt schematisch eine vergrößerte Ansicht eines Bereichs um einen höckerförmigen Anschluß eines Flipchips herum, der in der in Fig. 1 dargestellten Halbleiteranordnung enthalten ist.

Fig. 3 zeigt schematisch einen Querschnitt einer Halbleiteranordnung, bei der ein aus einem anisotropen leitenden Klebmittel bestehender Film zum Verbinden eines Flipchips mit einem Substrat gemäß dem Stand der Technik eingesetzt wird.

Fig. 4 zeigt schematisch einen Querschnitt durch eine Halbleiteranordnung, bei der in Übereinstimmung mit dem Stand der Technik ein pastenartiges, anisotropes leitendes Klebmittel zum Verbinden eines Flipchips und eines Substrats eingesetzt wird.

Fig. 5 zeigt eine Querschnittsansicht einer Halbleiteranordnung mit einem Flipchip, bei der eine eutektische Kristallisation zwischen höckerförmigen Anschlüssen und einem Metallmuster, das auf einer Substratoberfläche ausgebildet ist, gemäß dem Stand der Technik eingesetzt wird.

Fig. 6 zeigt schematisch einen Querschnitt durch eine Halbleiteranordnung, wobei ein Zustand dargestellt ist, bei dem ein pastenartiges Klebmittel auf einem IC-Chip gemäß einer weiteren Ausführungsform der vorliegenden Erfindung aufgebracht ist.

Fig. 7 zeigt schematisch einen Querschnitt durch eine Halbleiteranordnung, wobei ein Zustand dargestellt ist, bei dem ein aus anisotrop leitendem Klebmittel bestehender Film an dem pastenartigen Klebmittel angebracht ist, wobei diese Gestaltung einem weiteren Ausführungsbeispiel der vorliegenden Erfindung entspricht.

Fig. 8 zeigt in Form eines Ablaufdiagramms ein Verfahren zum Anbringen bzw. Montieren eines IC-Chips an einem Substrat.

Im folgenden werden einige Ausführungsbeispiele des Verfahrens zum Montieren eines Flipchips, sowie von gemäß diesem Verfahren hergestellten Halbleiteranordnungen näher erläutert.

Fig. 1 zeigt einen IC-Chip 1, der mit Elektrodenanschlußflächen versehen ist, die an der Oberfläche des IC-Chips 1 ausgebildet sind. Höckerförmige Anschlüsse 2 sind an den Elektrodenanschlußflächen des IC-Chips 1 ausgebildet und sind oder werden elektrisch und mechanisch mit einem Substrat 5 mit Hilfe eines pastenartigen Klebmittels 3 und eines aus anisotropem leitenden (oder anisotrop leitendem) Klebmittel bestehenden Blatts oder Films 4 verbunden.

Genauer gesagt, werden der IC-Chip 1 und das Substrat 5 unter Wärme- und Druckeinwirkung miteinander verbunden (Wärme-Druck-Verbindung), wobei das pastenartige Klebmittel 3 und der Film 4 zwischen dem IC-Chip 1 und dem Substrat 5 angeordnet sind, und wobei die Anschlüsse 2, die an den Elektrodenanschlußflächen des IC-Chips 1 ausgebildet sind, elektrisch mit einem Muster verbunden werden, das an dem Substrat 5 ausgebildet ist.

Das pastenartige Klebmittel 3 weist eine hohe Fließfähigkeit auf und kann auf der Oberfläche eines zu verbindenden Objekts als Überzug bzw. schichtförmig aufgebracht wer-

den. Wenn eine Druckkraft auf den IC-Chip 1 und das Substrat 5 ausgeübt wird, während sich der Film 4 zwischen diesen Komponenten befindet, fließt das aufgetragene pastenartige Klebmittel 3 von einer Stelle, bei der der IC-Chip 1 und das Substrat 5 mit einem hohen Druck aneinander gedrückt werden, zu einer Stelle, bei der dieser Druck niedriger ist, und fließt damit beispielsweise in Spalte und Freiräume, die zwischen dem IC-Chip 1 und dem Film 4 vorhanden sind. Als Ergebnis dessen verteilt sich das pastenartige Klebmittel 3 über die gesamte Oberfläche des zu montierenden IC-Chips. Nach dem Aushärten des pastenartigen Klebmittels 3 ist damit eine Verbindung über die gesamte Oberfläche hinweg erzielt.

Der Film 4 ist aus einem klebenden Bindemittel, das Verbindungseigenschaften und isolierende Eigenschaften aufweist, und leitenden Partikeln zur Herstellung der elektrischen Leitfähigkeit bzw. Leitung zusammengesetzt und liegt in einem festen Zustand vor. Ferner ist der Film 4 als ein Blatt ausgebildet, das für die Verbindung bzw. Montage der IC-Chips eingesetzt wird. Eine Vielzahl von Produkten, die unterschiedliche Kombinationen aus klebendem Bindemittel und den leitenden Partikeln enthalten, stehen für unterschiedliche Zwecke zur Verfügung. In den letzten Jahren hat sich die Art des klebenden Bindemittels von dem bisherigen, thermoplastischen Typ zu einem wärmefixierenden bzw. wärmehärtenden Typ zur Erzielung höherer Verbindungszuverlässigkeit geändert. Seit kurzem wird auch häufiger ein reparierbares klebendes Bindemittel des wärmefixierenden Typs, das aus einem denaturierten Epoxidharz besteht, aus Gründen der Zweckmäßigkeit bei einer Reparatur nach der Verbindung (Reparatur der Verdrahtung) und einer Überarbeitung (Austausch des Chips) benutzt.

Bislang wurden oftmals Kohlenstoffasern und Lötmittepartikel als leitende Partikel eingesetzt. Seit einigen Jahren werden aber auch unterschiedliche Arten von Partikeln für unterschiedliche Anwendungsgebiete benutzt. Beispielsweise werden aus Metall bestehende Partikel häufig für Muster benutzt, die aus einem Material hergestellt sind, bei dem die Möglichkeit der Bildung von Rissen an seiner Oberfläche besteht. Mit Nickel oder Gold plattierte bzw. beschichtete Harzpartikel sind bei der Verbindung von feine Abmessungen bzw. Abstände aufweisenden Teilen vorteilhaft und werden daher häufig bei Verbindungsarbeiten bei Flüssigkristallanzeigen LCD benutzt, da die mit Nickel oder Gold plattierten Harzpartikel eine Elastizität und einen thermischen Ausdehnungskoeffizienten aufweisen, die ähnlich sind wie diejenigen des klebenden Bindemittels, und da es einfach ist, den Durchmesser der Partikel zu vereinheitlichen.

Wie aus Fig. 2 ersichtlich ist, werden das pastenartige Klebmittel 3 und der Film 4 durch die Druckkraft deformiert, die durch die Flipchip-Verbindungseinrichtung (Flipchip-Bonder) ausgeübt wird. Ein Bereich in der Nähe der Anschlüsse 2 zeigt hierbei die größte Verformung. Das pastenartige Klebmittel 3 und der Film 4, die unterhalb der Anschlüsse 2 vorhanden sind, nehmen zum Zeitpunkt der unter Wärmeeinwirkung erfolgenden Verbindung erhöhte Fließfähigkeit an, wobei eine Mischregion 8 aus dem pastenartigen Klebmittel und ACP oder dem Film gebildet wird. In der das pastenartige Klebmittel 3 und den Film 4 enthaltenden Mischregion 8 können dann, wenn der IC-Chip 1 auf dem Substrat 5 angeordnet wird oder ist, Luftblasen zwischen der bodenseitigen Fläche der Anschlüsse 2 und dem pastenartigen Klebmittel 3 verbleiben. Wenn jedoch eine unter Wärme- und Druckeinwirkung erfolgende Verbindung ausgeführt wird, fließen das pastenartige Klebmittel 3 und der Film 4 von der bodenseitigen Fläche der Anschlüsse 2 zu den jeweiligen Umfangsrändern bzw. Umfangsbereichen

der Anschlüsse 2, wenn die Druckkraft durch die Flipchip-Verbindungseinrichtung ausgeübt wird, wobei sich die Blasen dann ebenfalls bewegen. Im Ergebnis bleiben die Blasen somit nicht unterhalb der Unterseiten der Vorsprünge 2, die im Hinblick auf die elektrische Leitfähigkeit die wichtigsten Bereich darstellen. Ferner werden auch Blasen, die in anderen Bereichen vorhanden sind, ebenfalls zu einem Bereich außerhalb des Umfangsrandes des IC-Chips bewegt, was an der hohen Fließfähigkeit des pastenartigen Klebmittels 3 liegt.

Es ist anzumerken, daß das pastenartige Klebmittel 3 und der Film 4 eine Gesamtdicke besitzen, die im allgemeinen gleich groß ist wie die Dicke der Anschlüsse 2 und des oder der Leiter an dem Substrat 5, d. h. eine Dicke von ungefähr 30 bis 50 µm besitzen. Demzufolge ist eine Druckkraft von ungefähr 50 bis 100 g für jeden Anschluß 2 erforderlich, damit die in Fig. 2 dargestellte Verformung zur Erzielung der elektrischen Verbindung hervorgerufen wird.

Weiterhin ist allgemein festzustellen, daß zur Erzielung einer effektiven bzw. guten elektrischen Verbindung drei oder mehr leitende Partikel zwischen den Anschlüssen 2 und dem Metall, das auf der Oberfläche des Substrats 5 ausgebildet ist, erforderlich sind.

Da bei den vorstehend beschriebenen Ausführungsbeispielen das pastenartige Klebmittel 3 auf diejenige Oberfläche des Films 4 aufgebracht wird, mit der der IC-Chip 1 verbunden wird, fließt dieses pastenartige Klebmittel 3, das ein hohes Maß an Fließfähigkeit besitzt, in die Spalte und Zwischenräume zwischen dem Film 4 und der Oberfläche des IC-Chips 1 in Abhängigkeit von und Übereinstimmung mit den Verformungen, die durch die zum Zeitpunkt der unter Wärme- und Druckeinwirkung erfolgenden Verbindung ausgeübte Druckkraft hervorgerufen werden, wobei das Klebmittel 3 die Spalte und Zwischenräume vollständig ausfüllt. Wenn Luftblasen in den zu verbindenden Oberflächen zwischen dem Film 4 und dem IC-Chip 1 vorhanden sind, bewegen sich diese Blasen durch das pastenartige Klebmittel 3 aufgrund der Druckkraft, die von der Flipchip-Verbindungseinrichtung ausgeübt wird, wobei die Blasen schließlich von den zu verbindenden Oberflächen wegbewegt und ausgequetscht werden. Durch diese Druckkraft werden das pastenartige Klebmittel 3 und ein Abschnitt des Films 4, der hohe Fließfähigkeit besitzt, ebenfalls dazu gebracht, nach außen zu dem Umgebungsbereich des IC-Chips 1 zu fließen. Dieser Abschnitt bildet einen Rand bzw. einen Kragen oder eine Wulst ("Flap") 31, nachdem das pastenartige Klebmittel 3 ausgehärtet ist, und dient hierbei als Vergußmaterial.

Die Anschlüsse können durch jedes beliebige geeignete Verfahren hergestellt werden, beispielsweise durch ein Plattier- bzw. Beschichtungsverfahren, bei dem sie durch elektrolytische Plattierung bzw. Beschichtung ausgebildet werden, ein Übertragungsverfahren, bei dem Anschlüsse übertragen bzw. zugeführt und mit inneren Leitungen verbunden werden, ein Bolzen- oder Brücken-Stanzverfahren, bei dem ein Drahtbonden zum Einsatz kommt, und dergleichen. Bei den vorliegenden Ausführungsbeispielen kann jede beliebige dieser Methoden zur Ausbildung der Anschlüsse 2 eingesetzt werden. Typischerweise ist der Teilungsabstand bzw. Mittenabstand zwischen den Anschlüssen 2 bei IC-Chips in der Regel sehr gering und liegt beispielsweise bei ungefähr 60 bis 70 µm.

Im folgenden wird eine Ausführungsform des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips unter Bezugnahme auf das in Fig. 9 gezeigte Ablaufdiagramm erläutert. Zunächst wird bei einem anfänglichen Schritt der Film 4 zeitweilig an einer Position auf dem Substrat 5, an der der IC-Chip 1 montiert wird, angeklebt, und es wird das pastenartige Klebmittel 3 auf dem IC-Chip 1 als Schicht auf-

gebracht.

Im Hinblick auf die Effizienz des Montagevorgangs ist der Film 4 durch ein aus anisotropem leitenden Klebnittel bestehendes Blatt gebildet, das von den Herstellern in der Form eines Blatts mit einer gleichmäßigen Dicke geliefert wird. Wenn in dem Film 4 ein wärnfixierendes Bindemittel benutzt wird, sollte der Film 4 bei niedriger Temperatur gehalten und gelagert werden.

Der Film 4 wird aus einem aus anisotrop leitenden (bzw. anisotropem, leitendem) Klebnittel bestehenden Blatt mit einer Größe ausgeschnitten, die geringfügig größer ist als die Verbindungsoberfläche des IC-Chips 1. Der geschnittene Film 4 wird dann auf dem an dem Substrat 5 befindlichen Muster angeordnet, zu dem eine Verbindung hergestellt werden soll. Anschließend wird eine Vorheizung ausgeführt, um hierdurch den Film 4 zeitweilig an dem Substrat zu befestigen.

Es wird eine geeignete Menge an pastenartigem Klebnittel 3 auf derjenigen Oberfläche des IC-Chips schichtförmig aufgebracht, an der die Anschlüsse 2 ausgebildet sind. Hierbei kann die für die Beschichtung vorgesehene Menge an pastenartigem Klebnittel 3 in Abhängigkeit von den Anschlüssen 2 festgelegt werden, wobei es einfach ist, diejenige geeignete Menge an pastenartigem Klebnittel 3 zu bestimmen, die für die Beschichtung erforderlich ist. Es ist anzumerken, daß es erforderlich ist, daß das pastenartige Klebnittel 3 eine solche Viskosität besitzt, daß kein Abtropfen des pastenartigen Klebnittels 3 während des Vorgangs der Montage des IC-Chips 1 an dem Substrat 5 auftritt, da bei diesem Vorgang diejenige Oberfläche des IC-Chips 1, an der die Anschlüsse 2 ausgebildet sind, nach unten gewandt ist. Nach dem Abschluß der Anbringung des IC-Chips 1 an dem Substrat 5 wird oder ist ein Vorbereitungsprozeß vor einem mittels Wärmeeinwirkung verbindenden Verbindungsvorgang abgeschlossen.

Bei einem nächsten Schritt wird ein Wärmebonds (Verbinden unter Einsatz von Wärme) ausgeführt. Das Substrat 5 mit dem zeitweilig an ihm befestigten Film 4 wird auf einem Arbeitstisch der Flipchip-Verbindungseinrichtung (Flipchip-Bondgerät) befestigt. Anschließend erfaßt die Flipchip-Verbindungseinrichtung die Position des an dem Substrat 5 befindlichen und zu kontaktierenden Musters. Wenn die Position des Musters erfaßt worden ist, während die Oberfläche des IC-Chips 1, an der die Anschlüsse 2 ausgebildet sind, nach unten gewandt ist, d. h., anders ausgedrückt, in eine Richtung weist, in der die Anschlüsse des IC-Chips 1 mit dem Film 4 in Kontakt gebracht werden, wird der IC-Chip 1 mit dem auf ihm aufgetragenen pastenartigen Klebnittel an dem Substrat 5 unter Ausrichtung mit der erfaßten Position montiert, d. h. angebracht, und es werden der IC-Chip 1 und das Substrat 5 unter Wärmeeinwirkung durch die Flipchip-Verbindungseinrichtung miteinander verbunden.

Es ist anzumerken, daß die Wulst 31 einen Schutz des IC-Chips 1 gegenüber Umgebungseinflüsse, insbesondere Feuchtigkeit, bewirkt, so daß ein stabiler Betrieb des IC-Chips 1 erzielt wird. Damit die Wulst 31 in jedem Fall zwangsläufig gebildet wird, ist die Gesamtdicke des pastenartigen Klebnittels 3 und des Films 4 vor der unter Wärmeeinwirkung erfolgenden Verbindung vorzugsweise größer als die Höhe der Anschlüsse bzw. Kontakthügel 2. Als Ergebnis dessen wird das pastenartige Klebnittel 3 nach außen zu dem umfangsseitigen Randabschnitt des IC-Chips 1 während der Zeitdauer der unter Wärme- und Druckeinwirkung erfolgenden Verbindung ausgequetscht, und es kann damit eine Wulst 31 mit einer ausreichenden Größe gebildet werden.

Damit die Wulst 31 in der vorstehend erläuterten Weise

zwangsläufig und definitiv gebildet wird, weist der Film 4 weiterhin vorzugsweise einen Oberflächenbereich bzw. eine Oberflächengröße auf, der bzw. die geringfügig größer ist als die Fläche oder Größe derjenigen Oberfläche des IC-Chips 1, auf der die Kontakthügel 2 ausgebildet sind. Wie aus Fig. 1 ersichtlich ist, steht der Film 4 gegenüber dem umfangsseitigen Randabschnitt des IC-Chips 1 vor, wenn die Größe der Oberfläche des Films 4 größer ist als die Größe derjenigen Oberfläche des IC-Chips 1, an der die Kontakthügel 2 ausgebildet sind. Damit kann auf dem vorstehenden Abschnitt des Films 4 die Wulst 31 oder eine Wulst 32 mit einer ausreichend großen Größe gebildet werden.

Falls jedoch das pastenartige Klebnittel 3, das zu dem umfangsseitigen Rand des IC-Chips ausgequetscht wird, eine Höhe erreicht, die äquivalent oder gleich groß ist wie die Höhe des IC-Chips 1, kann das pastenartige Klebnittel 3 an einem Haltestempel oder -stößel der Flipchip-Verbindungseinrichtung anhaften, der auf den IC-Chips 1 drückt. Demgemäß müssen die Gesamtdicke des pastenartigen Klebnittels 3 und des Films 4 sowie die Größe der Oberfläche des Films 4 so festgelegt werden, daß die Höhe der Wulst 31 kleiner ist als die Höhenlage derjenigen Oberfläche des IC-Chips 1, die sich auf der zu der die Kontakthügel 2 tragenden Oberfläche entgegengesetzten Seite befindet, wobei die Wulst 31 jedoch höher ist als diejenige Oberfläche des IC-Chips 1, an der die Kontakthügel 2 montiert sind.

Vorzugsweise ist das pastenartige Klebnittel 3 aus einer anisotropen leitenden Paste bzw. einer anisotrop leitenden Paste hergestellt.

Die anisotrope leitende Paste ist eine Mischung aus einem pastenartigen Klebnittel und leitenden Partikel und weist eine Fließfähigkeit auf, die gleich groß ist wie die Fließfähigkeit des pastenartigen Klebnittels. Ferner ist die Paste eine anisotrope leitende Paste und zeigt dann, wenn eine zur Erzielung einer Leitung ausreichende Druckkraft angelegt wird, eine Leitfähigkeit in derjenigen Richtung, in der die Druckkraft angelegt wird.

Wenn somit eine anisotrope leitende Paste benutzt wird, stellen die leitenden Partikel, die in der anisotropen leitenden Paste enthalten sind, zusammen mit den leitenden Partikeln, die in dem Film 4 enthalten sind, eine Leitfähigkeit bzw. elektrische Leitung bereit. Die Zuverlässigkeit der elektrischen Verbindung ist demzufolge verbessert.

Wenn die anisotrop leitende Paste als das pastenartige Klebnittel 3 benutzt wird, weisen die leitenden Partikel, die in der Paste und in dem Film 4 jeweils enthalten sind, vorzugsweise im wesentlichen den gleichen Durchmesser auf. Wie aus Fig. 2 ersichtlich ist, sind in der Mischregion 8, in der der Film 4 und das pastenartige Klebnittel gemischt sind, die leitenden Partikel, die in der anisotrop leitenden Paste des pastenartigen Klebnittels 3 enthalten sind, und der Film 4 zwischen den Kontakthügeln 2 und dem Substrat 5 angeordnet. Die Mischregion 8 ist daher eine wichtige Region, die für die elektrische Kontaktierung verantwortlich ist. Falls der Film 4 in der Mischregion 8 keine ausreichende Menge an leitenden Partikeln besitzt, ist zu erwarten, daß dieser Mangel an leitenden Partikeln durch die leitenden Partikel, die in der Paste enthalten sind, behoben wird. Falls jedoch die leitenden Partikel, die in der anisotrop leitenden Paste enthalten sind, kleiner sind als die leitenden Partikel, die in dem Film 4 vorhanden sind, kontaktieren sie nicht sowohl die Kontakthügel 2 als auch das Substrat 5, und es wird der Effekt der Erhöhung der Leitfähigkeit zwischen den Kontakthügeln 2 und dem Substrat 5 nicht erzielt.

Aus diesem Grund weisen die leitenden Partikel, die in der Paste und in dem Film 4 enthalten sind, vorzugsweise im wesentlichen den gleichen Durchmesser auf, so daß die

Leitfähigkeit durch das Zusammenwirken sowohl der Partikel in der Paste als auch der Partikel im Film 4 verbessert ist.

Der Durchmesser der leitenden Partikel liegt vorzugsweise in dem Bereich von ungefähr 2 bis 10 µm, und zwar aufgrund der Berücksichtigung einer sicheren elektrischen Verbindung zwischen dem IC-Chip 1 und dem Substrat 5, der Dicke des Films 4 und dem Teilungsabstand bzw. Mit-tenabstand oder Abstand der Kontakthügel 2.

Bei einem weiteren Ausführungsbeispiel der vorliegen- den Erfindung wird der anisotrop leitende Film 4 zeitweilig an der oberen Seite des Substrats 5 angeklebt, das pastenartige Klebmittel 3 dann auf dem Film 4 schichtförmig aufgebracht, ferner der IC-Chip 1 auf dem pastenartigen Klebmittel 3 aufgebracht, und dann die unter Wärmeeinwirkung erfolgende Verbindung ausgeführt.

Gemäß einem weiteren Ausführungsbeispiel wird gemäß der Darstellung in Fig. 7 das pastenartige Klebmittel 3 auf derjenigen Oberfläche des IC-Chips 1 schichtförmig aufgebracht, an der die Kontakthügel 2 ausgebildet sind. Der Film 4 wird dann an dem pastenartigen Klebmittel 3 angeheftet bzw. angeklebt, wonach der IC-Chip 1 in diesem Zustand auf dem Substrat 5 angeordnet wird und schließlich die unter Wärmeeinwirkung erfolgende Verbindung ausgeführt wird. In diesem Fall ist es erforderlich, daß das pastenartige Klebmittel 3 eine solche Viskosität besitzt, daß der Film 4 nicht von dem IC-Chip 1 herabfällt, während diejenige Oberfläche des IC-Chips 1, an der die Kontakthügel 2 ausgebildet sind, nach unten gewandt ist, damit der IC-Chip 1 an dem Substrat 5 angebracht werden kann.

Weiterhin können gemäß einem anderen Ausführungsbeispiel der vorliegenden Erfindung passive Elemente an dem Substrat 5 zusammen mit dem IC-Chip 1 montiert werden, wobei hierzu das pastenartige Klebmittel 3 und der Film 4 zum Einsatz kommen, anstatt diese passiven Elemente durch ein typisches, mit Lötlösung arbeitendes Montageverfahren anzubringen. Bei diesem Verfahren können Defekte wie etwa Kurzschlüsse, die bei dem mit Lötlösung durchgeführten Montageverfahren auftreten können, vermieden werden. Ferner sind die Montageschritte für die Montage des IC-Chips und der passiven Elemente in einem einzigen Schritt abgeschlossen. Weiterhin wird ein Waschschritt zur Beseitigung von verbliebenem Flußmittel überflüssig, so daß die Kosten des Montagevorgangs verringert werden können.

Bei den vorstehend beschriebenen Ausführungsbeispielen wird eine Kombination aus dem anisotrop leitenden Film 4 und dem pastenartigen Klebmittel 3 benutzt. Jedoch kann anstelle des pastenartigen Klebmittels auch ein Klebstoff zum Einsatz kommen, der keine leitende Partikel enthält. Hierbei ist zwar die Zuverlässigkeit der elektrischen Verbindung, die durch den Klebstoff bereitgestellt wird, geringer als diejenige bei Einsatz des pastenartigen Klebmittels 3, jedoch sind die Kosten verringert.

Bei den vorstehend beschriebenen Ausführungsbeispielen wird das pastenartige Klebmittel 3 auf derjenigen Oberfläche des Films 4 aufgebracht, die dem IC-Chip 1 zugeordnet bzw. zugewandt ist. Das pastenartige Klebmittel 3 tritt in Zwischenräume zwischen den Kontakthügeln 2 und dem Film 4 ein, da das pastenartige Klebmittel 3 in der Form einer Paste vorliegt und eine hohe Fließfähigkeit besitzt, so daß demzufolge Luftblasen nicht leicht erzeugt werden. Selbst wenn der Film 4 sich selbst nicht an eine Änderung der Oberflächenkonfiguration in der Nähe der Kontakthügel 2 anpassen kann und Blasen auf der Verbindungsoberfläche bzw. zu verbindenden Oberfläche des IC-Chips 1 verbleiben, werden diese Blasen von der zu verbindenden Oberfläche durch die Druckkraft entfernt, die durch die Flipchip-Verbindungseinrichtung ausgeübt wird, und bleiben demzu-

folge nicht auf der zu verbindenden Oberfläche zurück. Dies liegt auch daran, daß das pastenartige Klebmittel 3 ein hohes Maß an Fließfähigkeit besitzt.

Hierbei wird zur Erzielung der elektrischen und mechanischen Verbindung zwischen dem IC-Chip 1 und dem Substrat 5 eine Druckkraft ausgeübt. Als Ergebnis bildet das pastenartige Klebmittel 3, das aus dem Spalt zwischen dem IC-Chip 1 und dem Film 4 ausgequetscht wird, eine Wulst, die den peripheren Randabschnitt des IC-Chips 1 umgibt und die als ein Vergußmaterial fungiert. Dies hat zur Folge, daß verhindert wird, daß Fremdmaterialien und Wasser an diejenige Oberfläche des IC-Chips gelangen können, an der die Kontakthügel ausgebildet sind, und daß die Festigkeit der mechanischen Verbindung verbessert ist.

Wie vorstehend beschrieben, werden bei den Ausführungsbeispielen des erfindungsgemäßen Verfahrens zum Montieren eines Flipchips, bei dem ein IC-Chip, der an einer seiner Oberflächen ausgebildete Elektroden trägt, an einem Substrat derart angebracht wird, daß diese eine Oberfläche des IC-Chips in Richtung zu dem Substrat gerichtet ist, der IC-Chip und das Substrat in einem Zustand miteinander verbunden, bei dem ein aus anisotrop leitendem Klebmittel bestehendes Blatt und ein pastenartiges Klebmittel zwischen dem IC-Chip und dem Substrat angeordnet sind. Als Ergebnis dessen ist die elektrische und mechanische Verbindung verbessert und es ist die Zuverlässigkeit der Montage der Flipchips und der montierten Flipchips erhöht.

Ferner bildet das pastenartige Klebmittel eine Wulst an einer Basis, die durch das aus anisotrop leitendem Klebmittel bestehende Blatt definiert ist, wobei sich die Wulst um den peripheren Seitenbereich des IC-Chips herum erstreckt, so daß verhindert wird, daß externe Fremdmaterialien und Wasser in die miteinander verbundenen Oberflächen zwischen dem IC-Chip und dem Substrat eindringen können. Zugleich ist hierdurch auch die mechanische Festigkeit der Halbleiteranordnung verbessert. Dies hat zur Folge, daß die Lebensdauer von Produkten, die mit gemäß dem erfindungsgemäßen Montageverfahren angebrachten IC-Chips ausgestattet sind, verlängert ist. Bei den vorstehend erläuterten Ausführungsbeispielen weisen ferner die leitenden Partikel, die in dem aus anisotrop leitendem Klebstoff bestehenden Blatt und in dem pastenartigen Klebmittel enthalten sind, im wesentlichen den gleichen Durchmesser auf. Als Ergebnis dessen ist die Zuverlässigkeit der elektrischen Verbindung erhöht. Ferner können passive Elemente, die zusammen mit einem IC-Chip zu montieren sind, auf einem Substrat mittels des gleichen, hier beschriebenen Verfahrens angebracht werden, so daß die Produktivität bzw. die Herstellbarkeit bei der Fertigung von mit solchen IC-Chips arbeitenden Produkten erhöht ist.

Patentansprüche

1. Verfahren zum Montieren eines IC-Chips (1) auf einem Substrat (5), bei dem der IC-Chip (1) eine Oberfläche aufweist, an der Elektroden (2) ausgebildet sind, und der IC-Chip (1) derart positioniert wird, daß die Elektroden (2) dem Substrat (5) gegenüberliegen, dadurch gekennzeichnet, daß der IC-Chip (1) und das Substrat (5) mittels eines aus anisotropem leitenden Klebmittel bestehenden Blatts (4) und eines pastenartigen Klebmittels (3), die zwischen dem IC-Chip (1) und dem Substrat (5) angeordnet sind, miteinander verbunden werden.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß das pastenartige Klebmittel (3) ein anisotropes leitendes Klebmittel ist.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekenn-

zeichnet, daß der IC-Chip (1) und das Substrat (5) mittels eines unter Wärmeeinwirkung und Druckeinwirkung erfolgenden Verbindungsschritts miteinander verbunden werden.

4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das aus anisotropem leitenden Klebmittel bestehende Blatt (4) auf der dem Substrat (5) zugeordneten Seite angeordnet ist und das pastenartige Klebmittel (3) auf der dem IC-Chip (1) zugeordneten Seite vorhanden ist.

5. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das Blatt (4) an dem Substrat vor der unter Wärme- und Druckeinwirkung erfolgenden Verbindung mit dem IC-Chip (1) angebracht wird.

6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, daß das pastenartige Klebmittel (3) auf dem an dem Substrat (5) angebrachten Blatt (4) aufgebracht wird, bevor die unter Wärme- und Druckeinwirkung erfolgende Verbindung mit dem IC-Chip ausgeführt wird.

7. Verfahren nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß das pastenartige Klebmittel (3) auf der einen Oberfläche des IC-Chips (1) aufgebracht wird, bevor die unter Wärme- und Druckeinwirkung erfolgende Verbindung ausgeführt wird.

8. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß das Blatt (4) an dem auf die eine Oberfläche des IC-Chips (1) aufgebrachten pastenartigen Klebmittel (3) angebracht wird, bevor die unter Wärme- und Druckeinwirkung erfolgende Verbindung ausgeführt wird.

9. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das pastenartige Klebmittel (3) eine derartige Viskosität aufweist, daß es nicht von der einen Oberfläche des IC-Chips (1) herabtropft, wenn die eine, mit dem pastenartigen Klebmittel (3) beschichtete Oberfläche nach unten gewendet wird.

10. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Summe aus der Dicke des Blatts (4) und der Dicke des pastenartigen Klebmittels (3) größer ist als die Höhe mindestens eines Kontakthügels (2), der entweder an dem IC-Chip (1) oder an dem Substrat (5) ausgebildet ist.

11. Verfahren nach Anspruch 10, dadurch gekennzeichnet, daß die Summe der Dicken des Blatts (4) und des pastenartigen Klebmittels (3) auf einen Bereich festgelegt ist, bei dem die Höhe einer Wulst (31), die durch das Blatt (4) und das pastenartige Klebmittel (3) während des unter Wärme- und Druckeinwirkung erfolgenden Verbindungsvorgangs gebildet wird, größer ist als die Höhenlage der einen Oberfläche des IC-Chips (1), jedoch niedriger liegt als die andere, auf der zu der einen Oberfläche entgegengesetzten Seite liegende Oberfläche des IC-Chips (1).

12. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das Blatt (3) eine Fläche besitzt, die größer ist als die Fläche der einen Oberfläche des IC-Chips (1).

13. Verfahren nach Anspruch 12, dadurch gekennzeichnet, daß das Blatt (4) eine Fläche besitzt, die in einem Bereich festliegt, bei dem die Höhe einer Wulst (31), die durch das Blatt (4) und das pastenartige Klebmittel (3) nach der Ausführung des unter Wärme- und Druckeinwirkung erfolgenden Verbindungsvorgangs gebildet ist, größer ist als die Höhenlage der einen Oberfläche des IC-Chips (1), jedoch kleiner ist als die

Höhenlage der anderen Oberfläche des IC-Chips (1), die auf der der einen Oberfläche entgegengesetzten liegenden Seite vorhanden ist.

14. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß leitende Partikel, die in dem Blatt (4) enthalten sind, und leitende Partikel, die in dem pastenartigen Klebmittel (3) enthalten sind, im wesentlichen den gleichen Durchmesser aufweisen.

15. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß das Blatt (4) und das pastenartige Klebmittel (3) zur Verbindung von passiven Elementen, die an dem IC-Chip (1) montiert sind, mit dem Substrat (5) eingesetzt werden.

16. Halbleiteranordnung, die gemäß dem Verfahren nach einem der vorhergehenden Ansprüche hergestellt ist.

17. Halbleiteranordnung mit einem Substrat (5),

einem IC-Chip (1), der eine Oberfläche aufweist, an der mindestens eine Elektrode (2) ausgebildet ist, wobei diese eine Oberfläche dem Substrat (5) gegenüberliegt, und

einem aus anisotropem leitenden Klebmittel bestehenden Blatt (4) und einem pastenartigen Klebmittel (3), die zwischen dem IC-Chip (1) und dem Substrat (5) angeordnet sind.

18. Halbleiteranordnung nach Anspruch 17, dadurch gekennzeichnet, daß das pastenartige Klebmittel (3) ein anisotropes leitendes Klebmittel ist.

19. Halbleiteranordnung nach Anspruch 17 oder 18, dadurch gekennzeichnet, daß der IC-Chip (1) durch Wärmeeinwirkung mit dem Substrat (5) verbunden ist, wobei das Blatt (4) und das pastenartige Klebmittel (3) zwischen dem IC-Chip (1) und dem Substrat (5) angeordnet sind.

20. Halbleiteranordnung nach einem der Ansprüche 17 bis 19, dadurch gekennzeichnet, daß das Blatt (4) an dem Substrat (5) angeordnet ist, und das pastenartige Klebmittel (3) an dem IC-Chip (1) angeordnet ist.

21. Halbleiteranordnung nach einem der Ansprüche 17 bis 20, dadurch gekennzeichnet, daß das Blatt (4) eine Fläche besitzt, die größer ist als die Fläche der einen Oberfläche des IC-Chips (1).

22. Halbleiteranordnung nach einem der Ansprüche 17 bis 21, dadurch gekennzeichnet, daß das Blatt (4) einen vorstehenden Abschnitt aufweist, der gegenüber dem Umfangsrand des IC-Chips (1) vorsteht, und daß der vorstehende Abschnitt des Blatts (4) und das pastenartige Klebmittel (3) eine Wulst (31) um den Umfangsrand des IC-Chips (1) herum bilden, wobei die Wulst (31) eine Höhe aufweist, die größer ist als die Höhenlage der einen Oberfläche des IC-Chips (1), jedoch kleiner ist als die Höhenlage einer weiteren Oberfläche des IC-Chips, die auf der entgegengesetzten zu der einen Oberfläche liegenden Seite des IC-Chips (1) angeordnet ist.

23. Halbleiteranordnung nach einem der Ansprüche 17 bis 22, dadurch gekennzeichnet, daß leitende Partikel, die in dem Blatt (4) enthalten sind, und leitende Partikel, die in dem pastenartigen Klebmittel (3) enthalten sind, im wesentlichen den gleichen Durchmesser aufweisen.

24. Halbleiteranordnung nach einem der Ansprüche 17 bis 23, dadurch gekennzeichnet, daß der IC-Chip (1) passive Elemente enthält, die mit dem Substrat (5) durch das Blatt (4) und das pastenartige Klebmittel (3) verbunden sind.

25. Verfahren nach einem der Ansprüche 1 bis 15, dadurch gekennzeichnet, daß mit dem IC-Chip (1) passive Elemente mit dem Substrat (5) durch das Blatt (4) und das pastenartige Klebmittel (3) verbunden werden.

Hierzu 8 Seite(n) Zeichnungen

10

15

20

25

30

35

40

45

50

55

60

65

Fig. 1

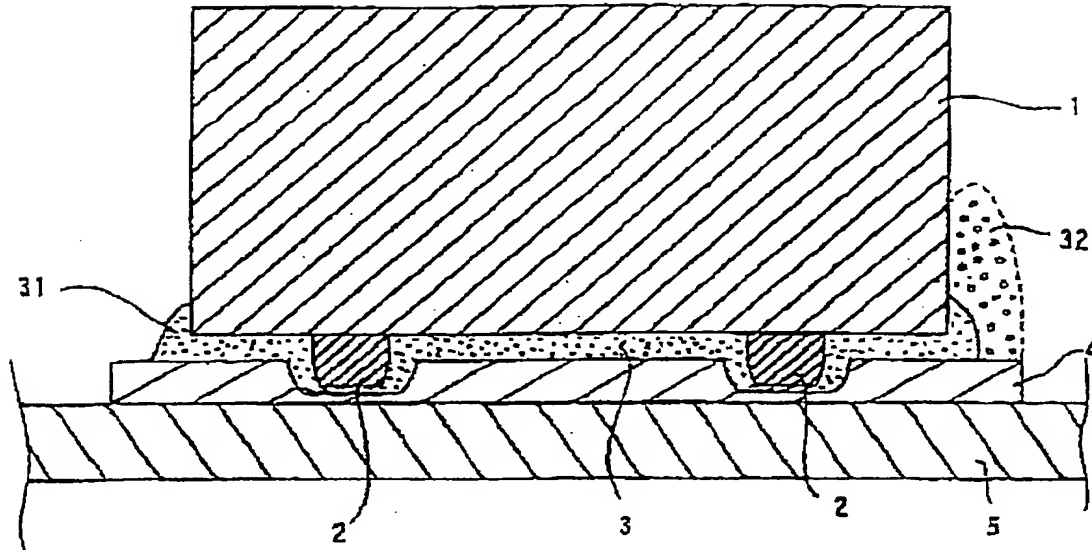


Fig. 2

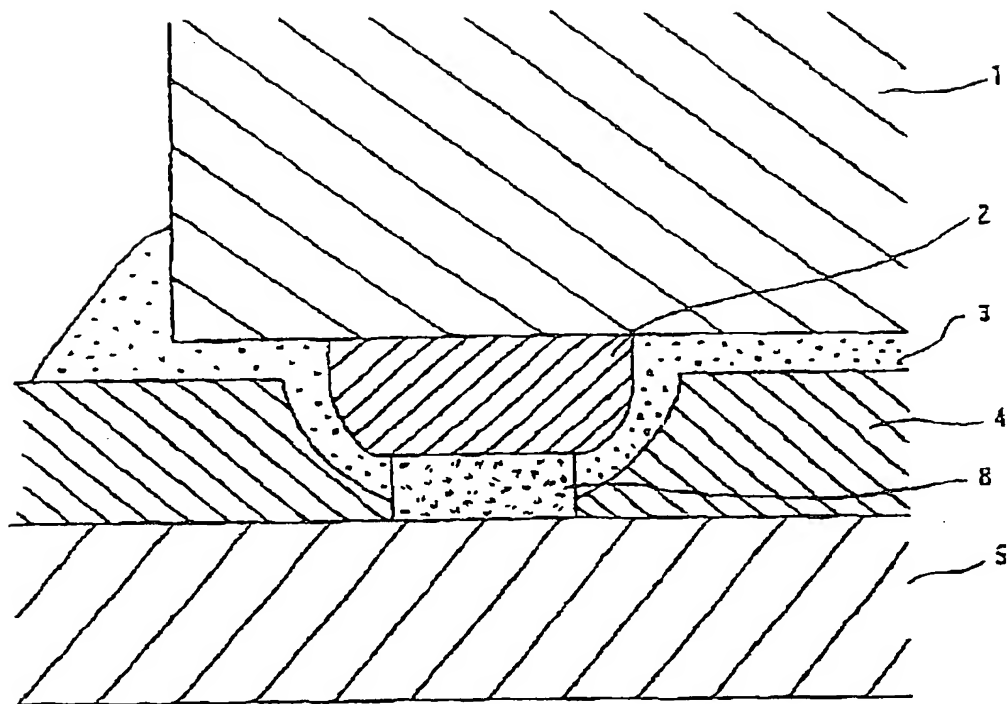


Fig. 3

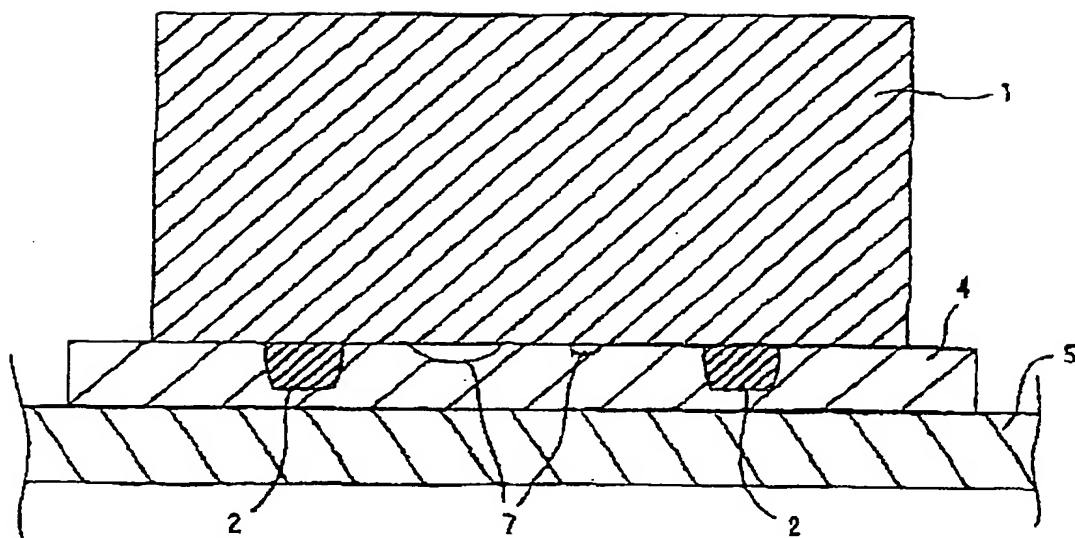


Fig. 4

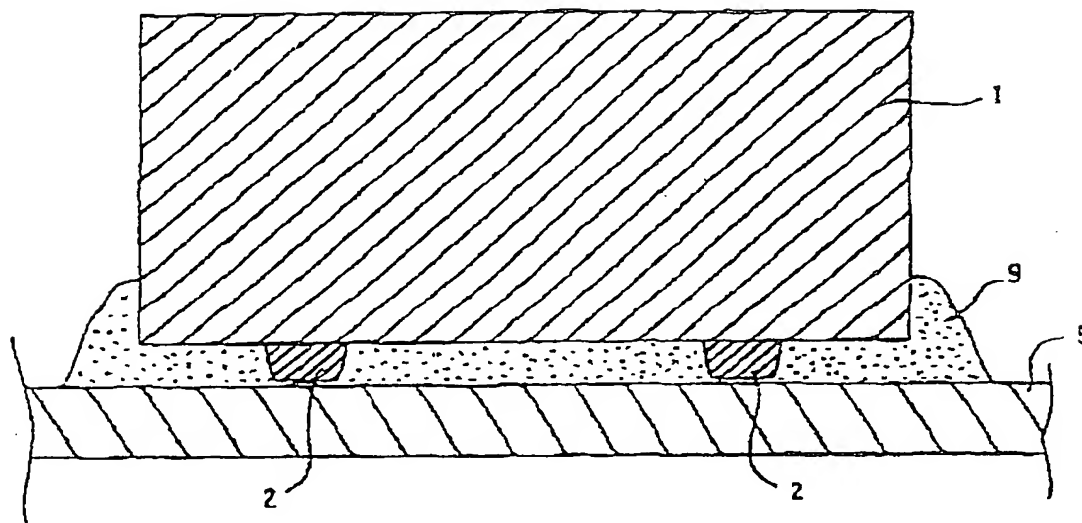


Fig. 5

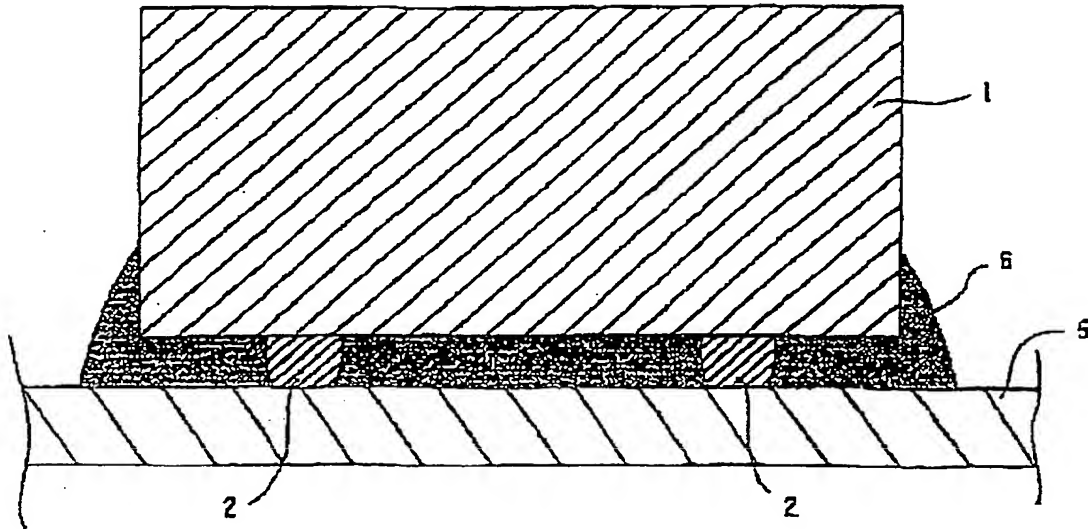


Fig. 6

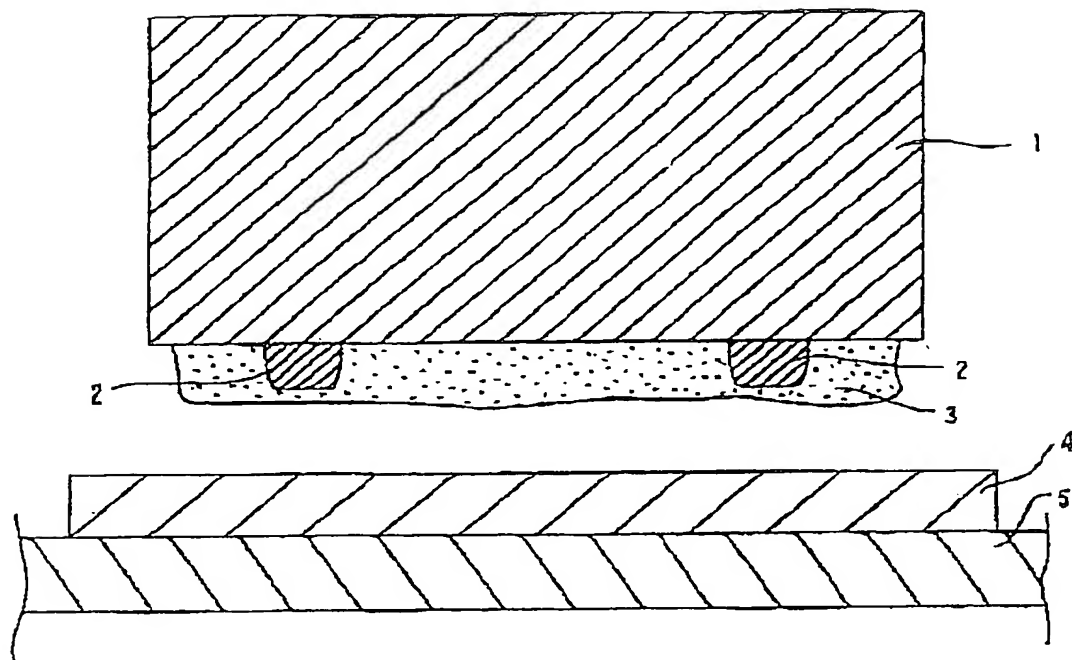


Fig. 7

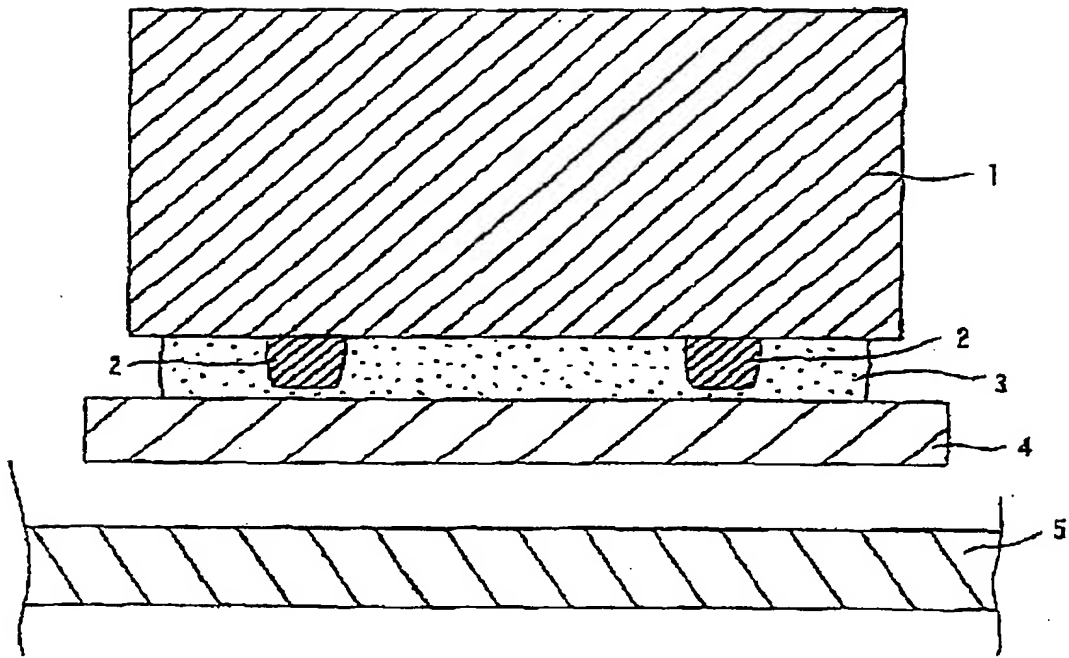


Fig. 8

